

直交変調型 EPWM 送信機における 並直列変換を用いたアップコンバージョンの検討

7311158 山本 伊織

1. はじめに

移動体通信システムにおいて、送信機の電力増幅器 (PA) が電力消費の多くを占めている。そこで高い電力効率のために、スイッチング動作の電力増幅器を用いる包絡線パルス幅変調 (EPWM: Envelope Pulse Width Modulation) を用いた送信機が提案されている [1]。

EPWM 送信機のハードウェア化の一要素として、FPGA (Field-Programmable Gate Array) への実装が行われているが、汎用論理ゲートの動作周波数の限界によって、動作クロックに制限を受けている。しかし、FPGA 内蔵のシリアルライザを用い、データを並直列 (P/S: Parallel/Serial) 変換することで、より高速な動作が実質的に可能になると考えられる。

本研究では、2 値直交変調型 EPWM [2] におけるアップコンバージョン (U/C) 部及び交互出力部で、既存の構成と P/S 変換による構成を導入し、シミュレーションにより評価及び比較をする。

2. 2 値直交変調型 EPWM

2 値直交変調型 EPWM の構成を図 1 に示す。I チャンネル成分と Q チャンネル成分に分けられたベースバンド信号は 3 値 $\Delta\Sigma$ 変調器によってサンプリング周波数 f_s で $\Delta\Sigma$ 変調され、搬送波周波数 f_c のクロック動作する MUX (マルチプレクサ) により U/C される。交互出力部では、I チャンネル成分と Q チャンネル成分それぞれを、交互出力周波数 f_i で交互に出力する。

3. MUX による U/C 及び交互出力

$f_s = f_c$, $f_i = 2f_c$ における MUX による U/C 及び交互出力の動作波形を示したものを図 2 として示す。

I チャンネルにおいて、3 値 $\Delta\Sigma$ 変調器から "1" が出力されたとき、アップコンバージョン部で同じ周期で動作する COS クロックによって、COS の波形にアップコンバージョンされる。"-1" 出力された場合、クロックが反転した -COS の波形が出力される。同様に Q チャンネルにおい

ても、SIN クロックで動作しているため、それぞれ SIN と -SIN が出力される。

交互出力において、I チャンネルと Q チャンネルでそれぞれ SIN と -SIN のクロックで動作し、I, Q チャンネルが重複しないよう出力する。そして、それらの波形が合成され、搬送波信号として出力される。

4. P/S 変換による U/C 及び交互出力

P/S 変換を用いた U/C 部及び交互出力部を図 3 として示す。シリアルライザに $\Delta\Sigma$ 変調器の出力を入力すると、データがシリアルライザで並列化される。並列化されたデータは直列の連続データとして出力される際、1 回の入力の間にすべてのデータを出力するため、今回の構成ではデータが 4 倍速になり出力されているといえる。

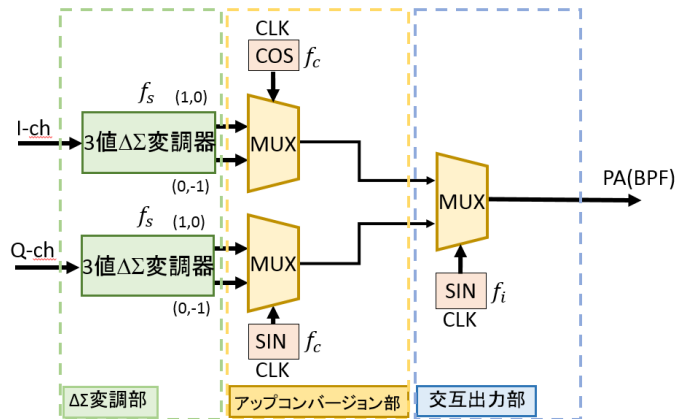


図 1. 2 値直交変調型 EPWM

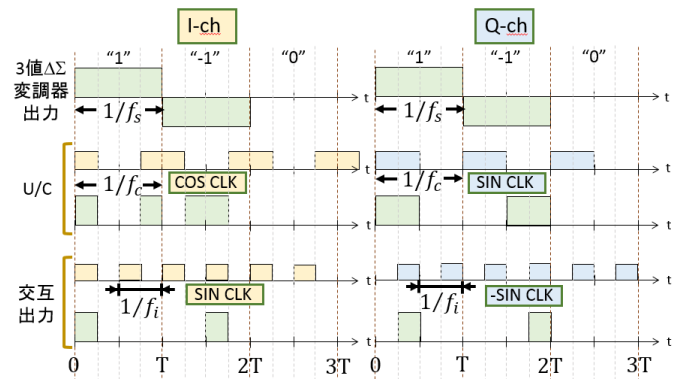


図 2. MUX による U/C 及び交互出力の動作波形

表 1. シミュレーション諸元

変調方式	16-QAM	
シンボルレート (f_{sym})	10 Msymbol/s	
シンボル数	1000 symbols	
ロールオフフィルタ	システム	ルートコサインフィルタ
	ロールオフファクタ	0.7
	サンプリング周波数 (f_s)	1 GHz
	打ち切りサンプル数	16
	アップサンプリングファクター	50
搬送波周波数 (f_c)	1 GHz	
交互出力周波数 (f_i)	2 GHz	
3値 $\Delta\Sigma$ 変調器	次数	2
	オーバーサンプリングレシオ	50

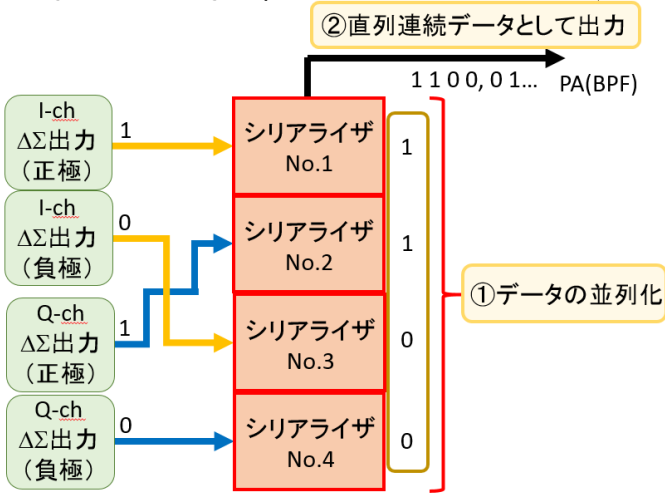


図 3. P/S 変換を用いた U/C 部及び交互出力部

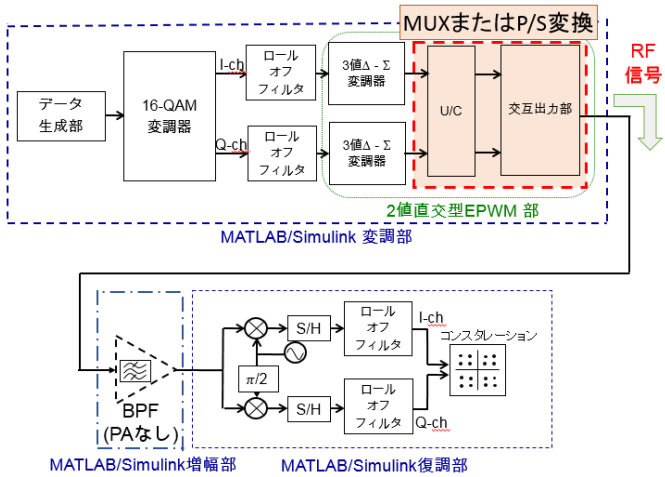


図 4. 評価系構成図

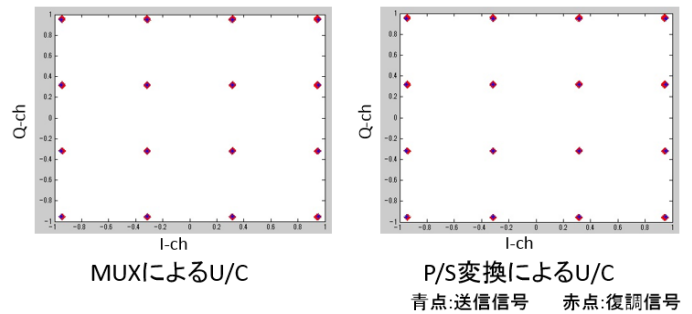


図 5. コンスタレーション図

表 2. EVM 評価結果

	MUX	P/S変換
EVM	-41.2dB	-41.2dB

5. 実験概要

評価系構成及び諸元を図 4, 表 1 に示す. 評価系は MATLAB/Simulink によって構成し, 評価方法として, 変調精度(EVM :Error Vector Magnitude)を用いた. 測定信号と真値の差である誤差ベクトルを真値である送信信号で割ったものである.

6. 結果

シミュレーションによって求めたコンスタレーションと EVM を図 5 と表 2 に示す.

コンスタレーションと EVM において, MUX による U/C と P/S 変換による U/C は同等の性能を示した.

7. 結論

本研究では, 2 値直交変調型 EPWM における, FPGA 実装の前段階として, U/C 部及び交互出力部で, 既存の構成と P/S 変換による構成を導入し, シミュレーションにより評価及び比較をした. 結果として P/S 変換の構成

は既存の構成と等価な動作をしていることが確認できた.

今後の課題として, P/S 変換を用いた構成を FPGA へ実装を目指す.

[参考文献]

[1] E. M. Umali, Y. Toyama and Y. Yamao, "Power Spectrum Analysis of Envelope Pulse-Width Modulation (EPWM) Transmitter for High Efficiency Amplification of OFDM Signals," Proc. of IEEE VTC2008-Spring, Singapore, May 2008.

[2] 野田 昂志, "3 値 $\Delta\Sigma$ 変調器により生成した 2 値包絡線パルス幅変調信号を用いる直交変調型送信機", 信学技報