

# カスコード接続分布型増幅器の解析的設計

7310023 井口 裕貴

## 1. はじめに

近年、無線通信システムの急増によるデータトラフィック量のひっ迫が問題になっている。この問題を解決するためには通信の大容量化が不可欠であり、シャノン・ハートルの定理より通信路容量を大きくするためには通信路の帯域幅と信号電力を大きくする必要がある。

帯域幅を伸ばすためにトランジスタのゲート幅を小さくすると信号電力もまた小さくなってしまう。しかし、分布型増幅器は帯域幅と信号電力両方を維持できる。

本研究では、カスコード接続の分布型増幅器を設計し、その内部の寄生容量を正しく算出することにより利得の最適化および設計を行った。

## 2. 分布型増幅器の動作原理

分布型増幅器の構成の一部を図1に示す。トランジスタのゲート側とドレイン側にそれぞれインダクタを接続したものを1単位(以下1段)とし、これを複数並列に接続することで構成される。このとき、トランジスタの寄生容量を分布定数回路の容量とみなすことができる。そのため、1段あたりのトランジスタのゲート幅を小さくすることで寄生容量が減少し、遮断周波数 $f_c$ が大きくなる。このとき、遮断周波数 $f_c$ は(1)式によって表せる。

$$f_c = \frac{1}{2\pi\sqrt{L_g C_{in}}} \dots (1)$$

従って、トランジスタのゲート幅を小さくすればするほど、分布型増幅器の周波数帯域が非常に広帯域になる。

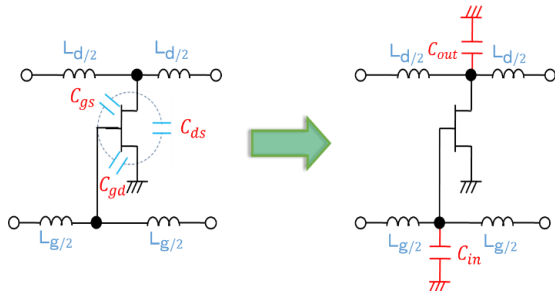


図1. 分布型増幅器の構成

## 3. カスコード接続分布型増幅器の解析的回路設計

### 3.1. カスコード接続

図2に本研究で用いたカスコード接続トランジスタの構成を示す。入力側のソース接地トランジスタのドレイン端子と出力側のゲート接地トランジスタのソース端子を接続することによってミラー効果による寄生容量を低減させることができ、周波数帯域が延びる[1]。

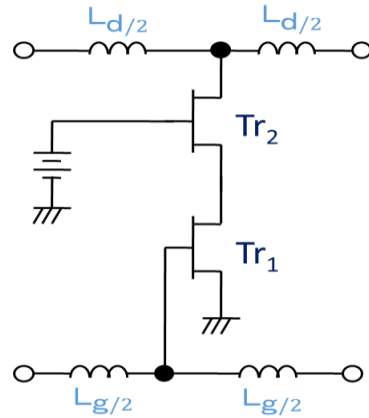


図2. カスコード接続した分布型増幅器の1ユニット

### 3.2 設計方法

本研究で作成したカスコード接続分布型増幅器の回路図を図3に示す。

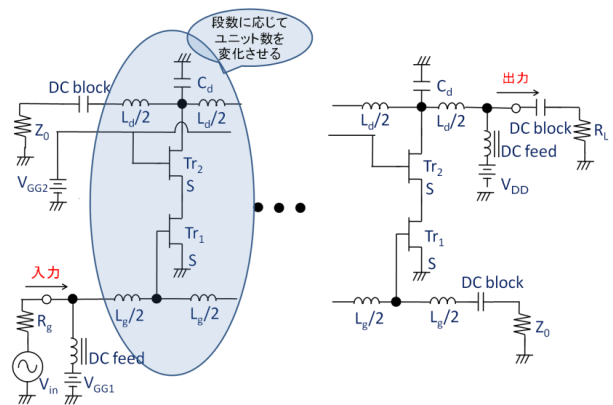


図3. カスコード接続分布型増幅器

本研究で設計したカスコード接続分布型増幅器の設計手順を示す。

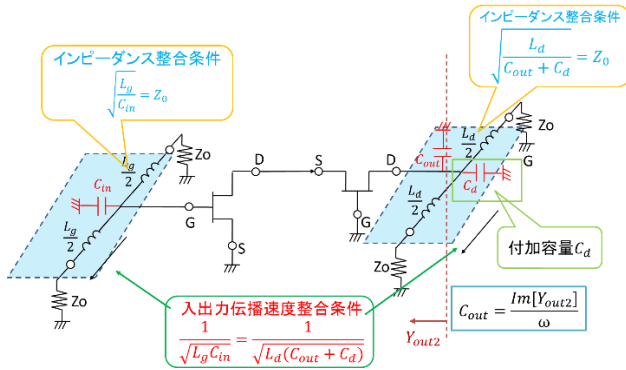


図 4. 各種条件で求めるインダクタンスと寄生容量の算出

1. トランジスタの合計のゲート幅(トランジスタの段数×トランジスタ1つあたりのゲート幅)=500μmで段数とゲート幅を決める[2].
2. 1.で決めたトランジスタのパラメータより寄生容量  $C_{gs}, C_{gd}, C_{ds}$ が決まる.
3. 2.で求めた寄生容量を使い, ソース接地トランジスタの入力容量  $C_{in}$ を求める. $C_{in}$ は式(2)で求められる.

$$C_{in} = C_{gs} + (1 + \frac{g_{m2}}{g_{m1}})C_{gd} \quad \dots (2)$$

ここで  $g_{m1}$  はソース接地トランジスタのゲインで,  
 $g_{m2}$  はゲート接地トランジスタのゲインである.

4. インピーダンス整合条件  $\sqrt{\frac{L_g}{C_{in}}} = Z_0$ より  $L_g$ が決まる.
5. 入力両インピーダンス整合条件および入出力速度整合条件より  $L_d, C_d$ の条件が導き出せて,  $L_d$ が求まる.

$$L_g = L_d, \quad C_d = C_{in} - C_{out}$$

6. 求めた  $L_g, C_{gs}, C_{gd}, C_{ds}$  を使いトランジスタの等価回路を解析的に解き, 出力アドミタンス  $Y_{out2}$  を求め, また式(3)より  $Y_{out2}$  から  $C_{out}$  が求まる.

$$C_{out} = \frac{Im[Y_{out2}]}{\omega} \quad \dots (3)$$

7. 3, 5, 6 より付加容量  $C_d$  が求まる..

以上が, 本研究のカスコード接続分布型増幅器の設計方法である.

## 4. 評価結果

本研究では 5 段, 10 段, 20 段のカスコード接続分布型増幅器を設計した. シミュレーション結果を図 5 に示す.

トランジスタは InGaAs 系 HEMT を利用し, シミュレ

ーションには Keysight Technologies 社の Advanced Design System を使い評価した.

表 1. 設計したカスコード接続分布型増幅器の諸元

段数	5	10	20
バイアス	$V_{GG1}$	-0.5V	
	$V_{GG2}$	0.5V	
	$V_{DD}$	1.8V	
トランジスタ Tr1, Tr2	InGaAs系 HEMT (ゲート長 80nm)		
負荷抵抗 $Z_o, R_g, R_L$	50Ω		
1段当たりのトランジスタのゲート幅 $W_g[\mu m]$ (フィンガー数)	100 (2)	50 (2)	25 (2)
インダクタンス $L_g, L_d[nH]$	0.23	0.11	0.055
付加容量 $C_d[fF]$	50	25	13

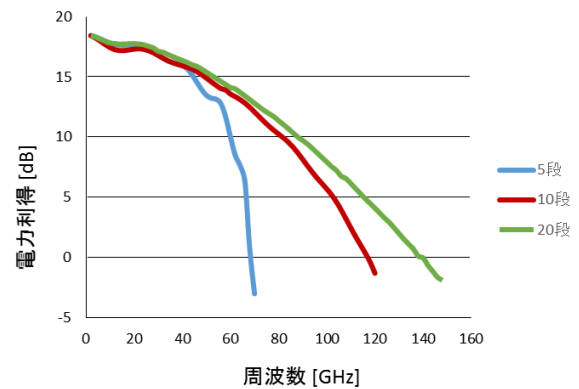


図 5. 段数設計ごとの電力利得の周波数特性のシミュレーション結果

## 5. まとめ

本研究では, カスコード接続分布型増幅器を解析的に設計することで利得の最適化を行った. トランジスタの段数を増やすことで利得の帯域幅を伸ばすことができ, 20 段では最大 140GHz まで利得を得られることができた. 今後の課題は増幅器として設計するために出力電力, 電力付加効率などを改善していく.

## 参考文献

- [1] Ansari, T.Limia, "A Low-Power 0.4-22GHz CMOS Cascode Distributed Amplifier for Optical Communication Systems," ICECS 2009, pp387-390, Dec. 2009.
- [2] 瀬川智子, "InGaAs 系 HEMT を用いた分布発振器の設計," 東京理科大学電気工学専攻修士論文, Feb. 2014.