

直交変調型 EPWM 送信機アップコンバージョン回路の InGaAs 系 HEMT を用いた設計

7310117 野田 昂志

1. はじめに

現在、移動体通信システムにおける消費電力の半分以上が電力増幅器によって消費されている。そこで電力効率を上げるための方式として直交変調型 EPWM 送信機[1][2]が提案されている。また、近年通信の高速化や周波数資源の枯渇などにより、ミリ波帯を用いた高速無線通信の実現が望まれている。そこで、注目されている高速デバイスが高電子移動度トランジスタ(HEMT: High Electron Mobility Transistor)である。現在直交変調型 EPWM 送信機 RF 回路の一部であるアップコンバージョン(U/C)部は IC 化設計に向けて、回路設計用ソフト上でシミュレーションが行われている[3]。しかし、MOSFET を用いた設計ではミリ波帯において利得が十分でなく高速動作が困難となる。

従って、本研究では InGaAs 系 HEMT を用いて設計する直交変調型 EPWM 送信機 U/C 回路を提案し 1GHz で動作確認をすると共に EVM(Error Vector Magnitude)評価を行う。

2. 直交変調型 EPWM 送信機

本研究で用いる直交変調型 EPWM 送信機を図 1 に示す。直交変調型 EPWM 送信機ではベースバンド信号の I-ch、Q-ch は別々に 3 値 $\Delta\Sigma$ 変調器によりパルス密度変調される。3 値 $\Delta\Sigma$ 変調器は NULL 状態を表現でき、I-ch と Q-ch の信号は正("1", "0"), 負("-1", "0")として出力される。その後、I-ch、Q-ch 信号は搬送波周波数 f_c に変調され交互出力されることで I-ch、Q-ch 信号の重なりを防ぎ、量子化雑音が低減される。電力増幅器により増幅された信号は、必要な帯域のみが送信される。

図 2 に示す交互出力は I-ch と Q-ch の信号を合成する前にあらかじめ半周期ずれた $fc/2$ の SINCLK を論理的に掛け合わせることで合成した際にアナログ的な波形歪みやオーバーラップが生じず、雑音を低減させることができる。

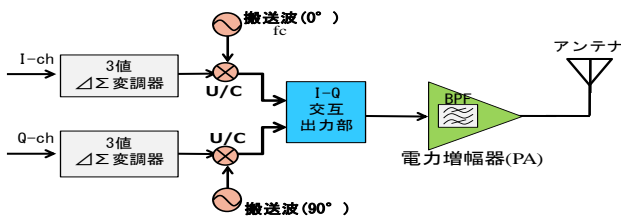


図 1. 直交変調型 EPWM 送信機の構成図

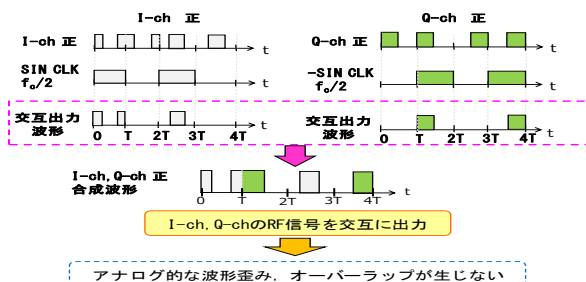
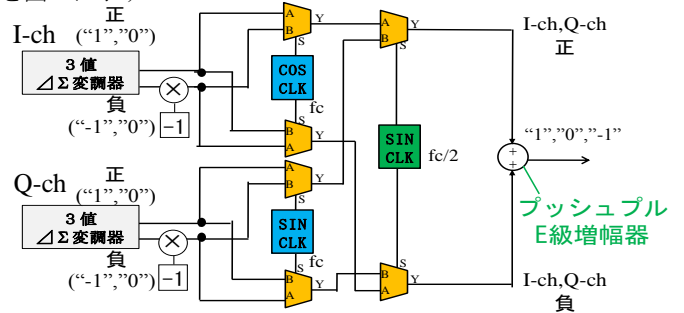


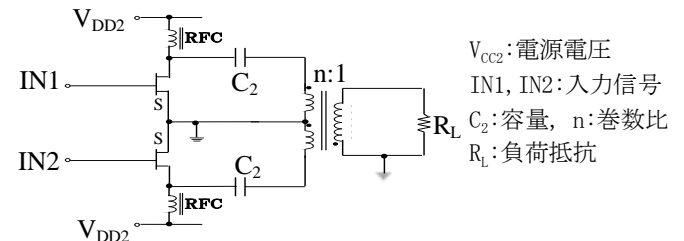
図 2. 交互出力

3. アップコンバージョン回路

図 3 に InGaAs 系 HEMT を用いて設計した U/C 回路を示す。搬送波変調部及び交互出力部(図 3(a))はマルチプレクサ(MUX)[4]で設計する。MUX は入力バッファ、セレクトコアによって構成する。入力バッファは 5 段の差動アンプによって構成し、セレクトコアは、2 段の差動回路により構成する。MUX において、電源電圧を V_{DD} , V_{CS} , V_{SS} , R_C を抵抗, C_1 を容量とする。正負合成部は図 3(b)のようなプッシュプル回路を用いる。また、構成した U/C 回路の論理動作波形を図 4 に示す。

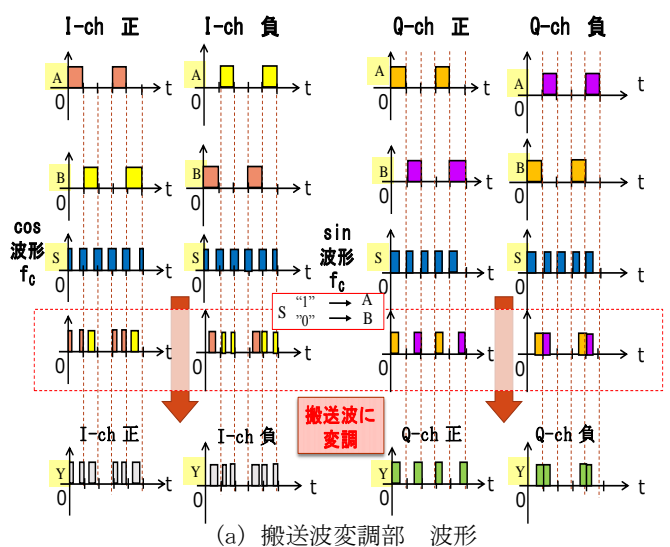


(a) 直交変調型 EPWM 送信機 U/C 回路 全体図



(b) 合成部 プッシュプル E 級増幅器

図 3. U/C 回路



(a) 搬送波変調部 波形

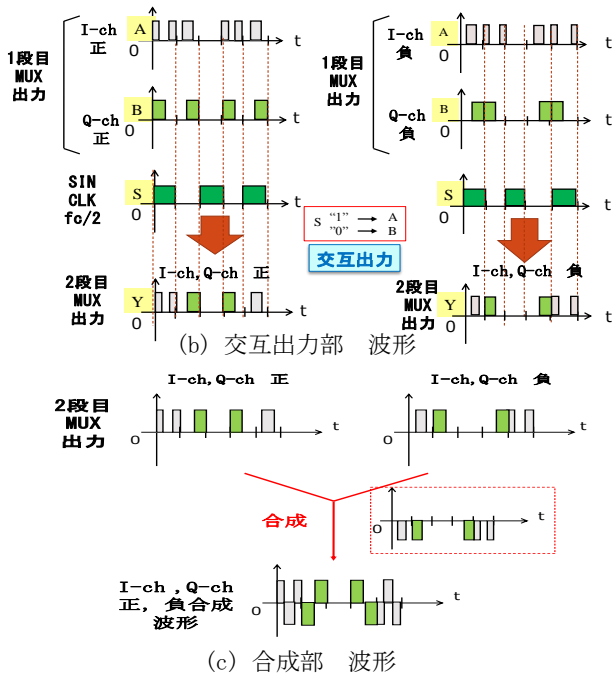


図4. 直交変調型 EPWM 送信機 U/C 回路 論理動作波形

4. 評価方法

4.1 シミュレーション方法

シミュレーションの構成を図5に示す. Math Works 社の数値解析ソフト MATLAB/Simulink を用いて I-ch, Q-ch の信号を 3 値 $\Delta\Sigma$ 変調器で量子化する. その信号を Agilent 社の回路設計用ソフト Advanced Design System(ADS) 上で設計した回路に入力し変調及び交互出力を行い, 合成する. その後, 再び信号を MATLAB/Simulink 上に戻し, 直交検波し EVM 評価を行う.

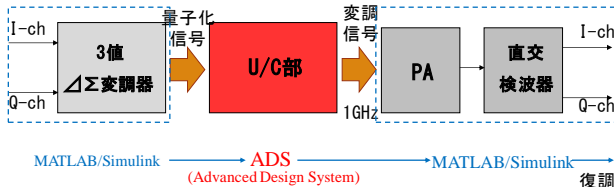


図5. シミュレーション構成図

4.2 シミュレーション諸元

シミュレーション諸元を表1~3に示す.

表1. MATLAB の諸元

変調方式	16 QAM	
シンボルレート (T_b)	10 [Msymbol/s]	
搬送波周波数 (f_c)	1 [GHz]	
ローloff フィルタ (ルート コサイン フィルタ)	ローloffファクタ	0.7
	サンプリング周波数 (f_s)	500 [MHz]
	打ち切りサンプル数	16
$\Delta\Sigma$ 変調器	アップサンプリング ファクタ	50
	次数	2
BPF (バターース)	オーバーサンプリング レート	50
	次数	4
	中心周波数	f_c
	帯域幅	0.5 [GHz]

表2. 設計回路の諸元

V_{DD}	3.5 [V]	V_{DD2}	1 [V]
V_{CS}	-1.6 [V]	R_L	50 [Ω]
V_{SS}	-1.1 [V]	C_2	0.318 [nF]
R_C	75 [Ω]	n	1
C_1	10 [pF]		

表3. トランジスタの諸元

種類	InGaAs 系 HEMT
ゲート長	80 [nm]
ゲート幅	25 [μm] (フィンガー数:1)

5. 結果

MATLAB/Simulink 上で生成した信号を ADS 上で設計した回路に通し, 復調した際のコンスタレーション及び EVM を図6に示す. コンスタレーションより 1GHz において ADS 上で設計した回路が正しく動作し, I-ch, Q-ch 信号が搬送波に変調され, 交互出力されていることが読み取れる. また, EVM は 27.3[dB] を示し 27[dB] を超える良好な結果が得られた. この値は, IEEE 802.11ac の基準において 64QAM 変調方式で十分に識別出来ることを示す. 今後は, 更なる EVM の改善及びミリ波帯において動作の検証を行うことを課題とする.

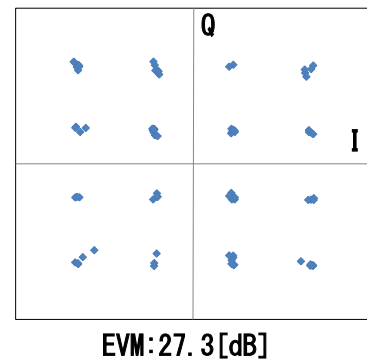


図6. コンスタレーション及び EVM

6. まとめ

本研究では, ミリ波帯で動作する直交変調型 EPWM 送信機の U/C 回路を構成するために, InGaAs 系 HEMT を用い回路の設計を行い 1GHz にて動作確認を行った. 結果, I-ch 及び Q-ch の入力信号が正常に搬送波変調, 交互出力され, 合成された波形として出力されることが確認できた. また, 設計した回路を通して復調した結果, EVM:27.3[dB] という良好な結果が得られた. 今後は, ミリ波帯での動作の検証を行うと共に EVM の改善を課題とする.

参考文献

- [1] Y. Wang, "A class-s RF amplifier architecture with envelope deltasigma modulation," IEEE Radio & Wireless Conference, RAWCON2002, pp. 177-179, 2002.
- [2] H. Izumi, M. Kojima, Y. Umeda, O. Takyu, "Comparison between Quadrature- and Polar-modulation Switching-mode Transmitter with Pulse-density Modulation", ICACCT, pp. 1140 - 1145, Jan. 2013.
- [3] 結城 崇匡, 榎田 洋太郎, 和泉 宏典, "3 値交互出力アップコンバージョン回路の CMOS プロセスを用いた設計およびシミュレーション評価", 信学ソ大, C-2-16, 2013 年 9 月.
- [4] T. Otsuji, K. Murata, T. Enoki, Y. Umeda, "An 80-Gbit/s multiplexer IC using InAlAs/InGaAs/InP HEMTs", IEEE J. SSCS, pp. 183-186, Oct. 1997.